

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 4 年 1 0 月 1 4 日

出 願 番 号
Application Number: 特 願 2 0 0 4 - 3 0 0 3 2 0

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

J P 2 0 0 4 - 3 0 0 3 2 0

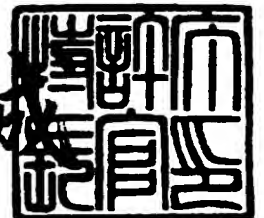
出 願 人
Applicant(s): アンリツ株式会社
松下電器産業株式会社

2 0 0 5 年 1 1 月 2 日

特許庁長官
Commissioner,
Japan Patent Office

中 嶋

誠



BEST AVAILABLE COPY

【書類名】	特許願
【整理番号】	101803
【あて先】	特許庁長官殿
【国際特許分類】	G01S 13/00
【発明者】	
【住所又は居所】	神奈川県厚木市恩名1800番地 アンリツ株式会社内
【氏名】	内野 政治
【特許出願人】	
【識別番号】	000000572
【氏名又は名称】	アンリツ株式会社
【特許出願人】	
【識別番号】	000005821
【氏名又は名称】	松下電器産業株式会社
【代理人】	
【識別番号】	100079337
【弁理士】	
【氏名又は名称】	早川 誠志
【電話番号】	03-3490-4516
【手数料の表示】	
【予納台帳番号】	043443
【納付金額】	16,000円
【提出物件の目録】	
【物件名】	特許請求の範囲 1
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1
【包括委任状番号】	9712293

【請求項 1】

送信トリガ信号を受ける毎に、所定幅の短パルス波を空間へ放射する送信部（21）と、受信トリガ信号を受けて前記短パルス波の反射波に対する受信検波処理を行う受信部（30）と、探査指示を受ける毎に前記送信部に対して前記送信トリガ信号を出力するとともに、該送信トリガ信号に対して遅延した信号を前記受信トリガ信号として前記受信部に出力するトリガ信号発生部（40）とを有する短パルスレーダであって、

前記トリガ信号発生部は、

外部から指定される周波数データに対応した周波数の信号を出力するDDS（41a）を含み、前記周波数データに応じて周期が変化する可変周期パルスが発生する可変周期パルス発生器（41）と、

前記探査指示を受けてから前記可変周期パルスのレベルが最初に所定方向に遷移するタイミングを基準タイミングとし、該基準タイミングにレベルが所定方向に遷移する第1パルスを前記送信トリガ信号として出力する第1パルス発生回路（42）と、

前記基準タイミング後、前記可変周期パルスのレベルが前記最初の所定方向と逆に遷移したタイミングにレベルが所定方向に遷移するパルスを前記受信トリガ信号として出力する第2パルス発生回路（44）とを備え、

前記可変周期パルス発生器の前記DDSへの周波数データを可変することにより、前記送信トリガ信号に対する前記受信トリガ信号の遅延時間を可変できるようにしたことを特徴とする短パルスレーダ。

【請求項 2】

前記第1パルス発生回路の第1パルスに固定時間の遅延を与えて前記送信トリガ信号として出力する固定遅延回路（43）を有し、

前記第2パルス発生回路は、前記基準タイミングから、前記可変周期パルスの周期の1/2の整数倍に等しく、且つ前記固定時間より長い時間が経過したタイミングに前記受信トリガ信号を出力することを特徴とする請求項1記載の短パルスレーダ。

【請求項 3】

送信トリガ信号を受ける毎に、所定幅の短パルス波を空間へ放射する送信部（21）と、受信トリガ信号を受けて前記短パルス波の反射波に対する受信検波処理を行う受信部（30）と、探査指示を受ける毎に前記送信部に対して前記送信トリガ信号を出力するとともに、該送信トリガ信号に対して遅延した信号を前記受信トリガ信号として前記受信部に出力するトリガ信号発生部（40）とを有する短パルスレーダであって、

前記トリガ信号発生部は、

外部から指定される周波数データに対応した周波数の信号を出力するDDS（41a）を含み、前記周波数データに応じて周期が変化する可変周期パルスが発生する可変周期パルス発生器（41）と、

前記探査指示を受けた後の前記可変周期パルスの立ち上がりまたは立ち下りのタイミングを基準タイミングとし、該基準タイミングから第1パルスを出力する第1パルス発生回路（42）と、

前記第1パルス発生回路の第1パルスに固定時間の遅延を与えて前記送信トリガ信号として出力する固定遅延回路（43）と、

前記基準タイミングから、前記可変周期パルスの周期の1/2の整数倍に等しく、且つ前記固定時間より長い時間が経過したタイミングに前記受信トリガ信号を出力する第2パルス発生回路（44）とを備え、

前記可変周期パルス発生器の前記DDSへの周波数データを可変することにより、前記送信トリガ信号に対する前記受信トリガ信号の遅延時間を可変できるようにしたことを特徴とする短パルスレーダ。

【請求項 4】

前記第1パルス発生回路は、前記基準タイミングからレベルが立ち上がる第1パルスを出力し、

前記第 2 ハルへ発生回数は、前記基準ノイミンノかつ前記可変周期ハルへの周期の 1/2 の整数倍に等しく、且つ前記固定時間より長い時間が経過したタイミングにレベルが立ち上がる信号を前記受信トリガ信号として出力することを特徴とする請求項 3 記載の短バルスレーダ。

【発明の名称】短パルスレーダ

【技術分野】

【0001】

本発明は、幅の狭いパルス波（短パルス波）を所定周期で空間に放射し、空間にある物体からの反射波を受信して検波し、その検波出力に基づいて空間にある物体の解析を行う短パルスレーダのうち、特に車載レーダや視覚障害者の歩行支援用レーダ等のために割り当てられている22～29GHzの準ミリ波帯（UWB）で用いる短パルスレーダを、距離分解能を高くするための技術に関する。

【背景技術】

【0002】

パルス波を用いて空間の物体を探索するパルスレーダは、基本的に図10に示す構成を有している。

【0003】

即ち、送信部11は、後述する制御部16から所定周期 T_g で出力されるトリガ信号Gを受け、所定のキャリア周波数を有し、トリガ信号Gに同期した所定幅のパルス波 P_t を生成して送信アンテナ11aを介して空間へ放射する。

【0004】

このパルス波 P_t は空間1にある物体1aによって反射され、その反射波 P_r が、受信部12の受信アンテナ12aで受信されて、検波される。

【0005】

信号処理部15は、例えば送信部11からパルス波が送出されたタイミングを基準タイミングとし、受信部12から検波出力Dが出力されるタイミングや、その出力波形を求めて、空間1に存在する物体1aの解析を行う。制御部16は、信号処理部15の処理結果等に基づいて、送信部11および受信部12に対する各種制御を行う。

【0006】

なお、このようなパルスレーダの基本的な構成は、次の特許文献1、2に開示されている。

【0007】

【特許文献1】特開平7-012921号公報

【特許文献2】特開平8-313619号公報

【0008】

このような基本構成を有するパルスレーダのうち、近年実用化されつつある車載用のものとしては、ミリ波帯（77GHz）を用い、高出力で、遠距離の狭い角度範囲を探索して、衝突防止や走行制御等の高速走行時の支援を目的とするものと、準ミリ波（22～29GHz）を用い、低出力で近距離の広い角度範囲を探索し、死角補助、車庫入れ補助等、低速走行時の支援を目的とするものがある。

【0009】

この準ミリ波帯は、一般にUWB（Ultra Wide Band）と呼ばれ、車載レーダだけでなく、視覚障害者の歩行支援用レーダや近距離通信システム等にも使用される。

【0010】

UWBは広帯域であるので、レーダシステムにおいては、幅1ns以下の短パルスを用いることができ、距離分解能が高いレーダを実現できる。

【発明の開示】

【発明が解決しようとする課題】

【0011】

しかし、このUWBを用いた短パルスレーダを実現するために、解決すべき種々の課題がある。

【0012】

ての望ましい課題の一つは、任意範囲内の任意の距離領域からの反射波を適切なタイミングする動作モードで、高い距離分解能を得られるようにする必要がある。

【0013】

即ち、このような動作モードを実現する場合、短パルスを放射してから受信を開始するまでの時間遅延を、少なくとも短パルス波の幅（例えば1 ns）の分解能で正確に生成する必要がある。

【0014】

従来このような高い時間分解能の遅延時間を任意に得るために、遅延時間が異なる多数の固定遅延線を組合せる方法が用いられていたが、この方法では装置が大型化してしまい、各種車両への組み込みや携帯利用などが考慮されるUWBレーダには適さない。

【0015】

また、遅延線はその遅延時間が長いものほど誤差が大きくなり、前記したように、複数の固定遅延線を組合せにより所望の遅延時間を得ようとしても、誤差が大きくなってしまふ。

【0016】

一方、電氣的に任意の遅延時間を得る方法として、高速のクロック信号をカウンタで計数し、その計数値が予め設定した値に等しくなったタイミングに受信を開始する構成も可能であるが、上記したように、1 nsの分解能で任意の遅延時間を得るためには、1 GHzの多数桁カウンタが必要となり、その消費電力が非常に大きくなる。

【0017】

また、このカウンタ方式で遅延時間の粗調整を行い、遅延線の組合せにより微調整を行う方法も考えられるが、前記した遅延線の切り換えの構成が装置の大型化を招く。

【0018】

本発明は、この課題を解決して、簡単な構成、低消費電力で且つ送受信間の遅延時間を高い時間分解能で任意に可変できる短パルスレーダを提供することを目的としている。

【課題を解決するための手段】

【0019】

前記目的を達成するために、本発明の請求項1の短パルスレーダは、

送信トリガ信号を受ける毎に、所定幅の短パルス波を空間へ放射する送信部（21）と、受信トリガ信号を受けて前記短パルス波の反射波に対する受信検波処理を行う受信部（30）と、探査指示を受ける毎に前記送信部に対して前記送信トリガ信号を出力するとともに、該送信トリガ信号に対して遅延した信号を前記受信トリガ信号として前記受信部に出力するトリガ信号発生部（40）とを有する短パルスレーダであって、

前記トリガ信号発生部は、

外部から指定される周波数データに対応した周波数の信号を出力するDDS（41a）を含み、前記周波数データに応じて周期が変化する可変周期パルスが発生する可変周期パルス発生器（41）と、

前記探査指示を受けてから前記可変周期パルスのレベルが最初に所定方向に遷移するタイミングを基準タイミングとし、該基準タイミングにレベルが所定方向に遷移する第1パルスを前記送信トリガ信号として出力する第1パルス発生回路（42）と、

前記基準タイミング後、前記可変周期パルスのレベルが前記最初の所定方向と逆に遷移したタイミングにレベルが所定方向に遷移するパルスを前記受信トリガ信号として出力する第2パルス発生回路（44）とを備え、

前記可変周期パルス発生器の前記DDSへの周波数データを可変することにより、前記送信トリガ信号に対する前記受信トリガ信号の遅延時間を可変できるようにしたことを特徴としている。

【0020】

また、本発明の請求項2の短パルスレーダは、請求項1記載の短パルスレーダにおいて、

前記第1パルス発生回路の第1パルスに固定時間の遅延を与えて前記送信トリガ信号と

して出力する固定遅延回路(43)を有し、

前記第2パルス発生回路は、前記基準タイミングから、前記可変周期パルスの周期の1/2の整数倍に等しく、且つ前記固定時間より長い時間が経過したタイミングに前記受信トリガ信号を出力することを特徴としている。

【0021】

また、本発明の請求項3の短パルスレーダは、

送信トリガ信号を受ける毎に、所定幅の短パルス波を空間へ放射する送信部(21)と、受信トリガ信号を受けて前記短パルス波の反射波に対する受信検波処理を行う受信部(30)と、探査指示を受ける毎に前記送信部に対して前記送信トリガ信号を出力するとともに、該送信トリガ信号に対して遅延した信号を前記受信トリガ信号として前記受信部に出力するトリガ信号発生部(40)とを有する短パルスレーダであって、

前記トリガ信号発生部は、

外部から指定される周波数データに対応した周波数の信号を出力するDDS(41a)を含み、前記周波数データに応じて周期が変化する可変周期パルスを発生する可変周期パルス発生器(41)と、

前記探査指示を受けた後の前記可変周期パルスの立ち上がりまたは立ち下りのタイミングを基準タイミングとし、該基準タイミングから第1パルスを出力する第1パルス発生回路(42)と、

前記第1パルス発生回路の第1パルスに固定時間の遅延を与えて前記送信トリガ信号として出力する固定遅延回路(43)と、

前記基準タイミングから、前記可変周期パルスの周期の1/2の整数倍に等しく、且つ前記固定時間より長い時間が経過したタイミングに前記受信トリガ信号を出力する第2パルス発生回路(44)とを備え、

前記可変周期パルス発生器の前記DDSへの周波数データを可変することにより、前記送信トリガ信号に対する前記受信トリガ信号の遅延時間を可変できるようにしたことを特徴としている。

【0022】

また、本発明の請求項4の短パルスレーダは、請求項3記載の短パルスレーダにおいて、

前記第1パルス発生回路は、前記基準タイミングからレベルが立ち上がる第1パルスを出力し、

前記第2パルス発生回路は、前記基準タイミングから前記可変周期パルスの周期の1/2の整数倍に等しく、且つ前記固定時間より長い時間が経過したタイミングにレベルが立ち上がる信号を前記受信トリガ信号として出力することを特徴としている。

【発明の効果】

【0023】

このように、本発明の短パルスレーダでは、DDSを含む可変周期パルス発生器から出力される可変周期パルスが、探査指示を受けてから最初にレベル遷移したタイミングを基準タイミングとし、その基準タイミングまたはこの基準タイミングから固定時間分遅れてレベル遷移する信号を生成して送信トリガ信号として出力し、その出力タイミングから可変周期パルスの半周期分あるいはその整数倍遅延したタイミングにレベル遷移する信号を生成して受信トリガ信号として出力するように構成され、DDSの周波数データを可変することで、送信トリガ信号と受信トリガ信号との間の遅延時間を可変できるようにしている。

【0024】

このため、簡単な構成で、低消費電力で且つ送受信間の遅延時間を高い時間分解能で任意に可変できる。

【発明を実施するための最良の形態】

【0025】

以下、図面に基づいて本発明の実施の形態を説明する。

図 1 は、本発明を適用した短パルスレーダ 20 の構成を示している。

【0026】

この短パルスレーダ 20 は、送信部 21、受信部 30、トリガ信号発生部 40、A/D 変換器 50、信号信号処理部 51 および制御部 52 によって構成されている。

【0027】

送信部 21 は、トリガ信号発生部 40 から例えば所定周期 T_g で出力される送信トリガ信号 G_t を受ける毎に、所定幅 T_p (例えば 1 ns) で所定キャリア周波数 F_c (例えば 26 GHz) の短パルス波 P_t を生成して送信アンテナ 22 から空間 1 へ放射する。なお、送信アンテナ 22 を受信アンテナ 31 と共用する場合もある。

【0028】

この送信部 21 は、図 1 に示しているように、送信トリガ信号 G_t のレベルが所定方向 (例えば立ち上がり方向) に遷移するタイミングに同期して幅 T_p のパルス信号 P_a を発生するパルス発生器 23、パルス信号 P_a を受けている間 T_p だけキャリア周波数 F_c の信号を発振出力する発振器 24 と、発振器 24 の出力信号を増幅して送信アンテナ 22 に供給する電力増幅器 25 と、帯域外不要放射を抑圧するバンドリジエクションフィルタ (BRF) 26 とを有している。

【0029】

ここで、発振器 24 は、MMIC により 1 チップ化され、その内部には、図 2 に示すように、入力共通の AND 回路と NAND 回路とが一体化されたゲート回路 24a、そのゲート回路 24a の入力部に接続されたエミッタフォロア型の入力バッファ 24b、24c、ゲート回路 24a の出力部に接続された出力バッファ 24d およびゲート回路 24a の反転出力を遅延して一方の入力バッファ 24b に入力する遅延回路 24e とを有している。

【0030】

この構成の発振器 24 では、図 3 の (a) に示す周期 T_g のパルス信号 P_a が入力バッファ 24c に入力された場合、図 3 の (b) のように、所定周波数 (キャリア周波数) の矩形波の信号 P_b がバースト状に発振出力される。

【0031】

この出力信号 P_b の周波数は、入力バッファ 24b およびゲート回路 24a の入出力遅延時間と、遅延回路 24e の遅延時間との合計で決まるが、入力バッファ 24b およびゲート回路 24a の入出力遅延時間は一般的に回路素子に依存して決まる固定値であるので、ここでは、遅延回路 24e の定数の一部を可変できるように構成し、この定数を調整して、発振周波数を前記 UWB のほぼ中心 (例えば 26 GHz) に設定している。

【0032】

この送信部 21 は、上記のようにパルス信号 P_a によって発振器 24 の発振動作そのものを制御する構成であるので、原理的にキャリア漏れは発生しない。したがって、UWB の使用に際して規定されている電力密度の制限は、発振時に出力される短パルス波の瞬時パワーについてのみ考慮すればよく、規定されている電力を最大限有効に使用できる。

【0033】

なお、上記した図 2 の発振器 24 の構成は一例であり、他の回路構成であってもよい。その場合でも、発振のための帰還ループをパルス信号 P_a によって開閉したり、発振回路の電源 (電流源等) をパルス信号 P_a によりオンオフすることで、上記のようなキャリア漏れのないバースト波を得ることができる。

【0034】

発振器 24 から出力される信号 P_b は電力増幅器 25 により増幅され、BRF 26 を介して送信アンテナ 22 に供給される。このため、送信アンテナ 22 からは前記した短パルス波 P_t が探査対象の空間 1 に放射される。電力増幅器 25 の利得は、制御部 52 によって可変できるようになっている。

【0035】

一方、受信部 30 は、空間 1 の物体 1a からの反射波 P_r を受信アンテナ 31 を介して

又出し、その又出し出力を出力増幅器の出力増幅した後、増幅率 α 程度のバンドパスフィルタ(BPF)33により帯域制限し、その帯域制限された反射信号 R' を検波回路34によって検波する。LNA32の利得は、制御部52によって可変できるようになっている。

【0036】

検波回路34は、BPF33から出力される反射信号 R' を同相(0°)分岐する分岐回路35と、その同相分岐された反射信号同士を線形乗算する線形乗算器36と、整形乗算器36の出力信号からベースバンド成分 W を抽出する低域通過フィルタ(LPF)37とによって構成されている。

【0037】

線形乗算器36には、二重平衡ミキサを用いる等いくつかの方式があるが、高速動作をするものとして、ギルバートミキサを用いて構成する方法が考えられる。

【0038】

ギルバートミキサは、図4に示すように、3組の差動増幅器36a、36b、36cからなり、差動増幅器36aに第1信号 V_1 を差動入力し、その負荷側に接続された2組の差動増幅器36b、36cに第2信号 V_2 を差動入力すると、第1信号 V_1 と第2信号 V_2 の積に等しい信号成分のみを負荷抵抗 R_3 、 R_4 から出力する。

【0039】

この構成の線形乗算器36に、例えば図5の(a)のような正弦状の信号 $S(t)$ を同相でバースト状に入力すると、その出力信号は、図5の(b)のように、入力信号 $S(t)$ を2乗した波形となり、その包絡線(ベースバンド) W は、入力信号 $S(t)$ の電力に比例している。

【0040】

このように複数の差動増幅器からなる線形乗算器36は、MMICで極めて小型に構成することができ、しかも、ローカル信号を供給する必要がないので、電力消費が少なくて済む。

【0041】

検波回路34で得られたベースバンド信号 W は、サンプルホールド回路38に入力される。サンプルホールド回路38は、図6にその原理図を示すように、抵抗38aとコンデンサ38bによる積分回路にスイッチ38cを介してベースバンド信号 W を入力する構成を有しており、パルス発生器39からのパルス信号 P_c がハイレベル(ローレベルでもよい)の間、スイッチ38cを閉じてベースバンド信号 W を積分し、パルス信号 P_c がローレベルになると、スイッチ38cを開いて積分結果を保持する。

【0042】

パルス発生器39は、トリガ信号発生部40から出力される受信トリガ信号 G_r を受ける毎に所定幅 T_c のパルス信号 P_c を生成して、サンプルホールド回路38に出力する。

【0043】

したがって、この受信部30は、受信トリガ信号 G_r を受けてから所定時間 T_c が経過するまでの間に受信された反射波 P_r に対する検波処理を行っている。なお、図示していないが、パルス信号 P_c の幅 T_c は制御部52によって可変できるようになっている。

【0044】

サンプルホールド回路38で積分されて保持された信号 H は、その保持直後にA/D変換器50によってデジタル値に変換され、信号処理部51に入力される。

【0045】

信号処理部51は、受信部30で得られた信号 H に基づいて、空間1に存在する物体1aについての解析を行い、その解析結果を図示しない出力機器(例えば表示器、音声発生器)によって報知し、また制御に必要な情報を制御部52に通知する。

【0046】

制御部52は、この短パルスレーダ20について予め決められたスケジュールにしたがって、あるいは、信号処理部51の処理結果に応じて、送信部21および受信部30に対

【0047】

また、制御部52は、トリガ信号発生部40に対して、探査を指示する信号S、探査距離領域に応じた遅延時間 T_r を決定する情報（後述する周波数データ D_f ）を与え、所望の距離領域の探査を行わせる。

【0048】

トリガ信号発生部40は、制御部52から探査を指示する信号Sと、送受信間の遅延時間 T_r に対応する周波数データ D_f を受け、送信部21に対して送信トリガ信号 G_t を出力するとともに、その送信トリガ信号 G_t から遅延時間 T_r だけ経過した後に受信トリガ信号 G_r を受信部30に出力する。

【0049】

このトリガ信号発生部40は、図7に示すように、可変周期パルス発生器41、第1パルス発生回路42、固定遅延回路43および第2パルス発生回路44を有している。

【0050】

可変周期パルス発生器41は、DDS（ダイレクトデジタルシンセサイザ）41a、LPF41b、波形整形回路41cによって構成されている。

【0051】

DDS41aは、所定周波数 f_s （例えば200MHz）のクロック信号Cと、制御部52からの遅延時間 T_r に対応した所定ビット数L（例えば $L=32$ ）の周波数データ D_f を受け、正弦波1周期分の波形データを記憶しているアドレス長Lの内部ROMに対して、周波数データ D_f をクロック周期で積算した値でアドレス指定して波形データを順次読み出し、これをD/A変換して、クロック周波数 f_s 、アドレス長Lおよび周波数データ D_f で決まる周波数 f_d の正弦波状（厳密には正弦波に沿って階段状に変化する波形）の信号をLPF41bに出力する。

【0052】

LPF41bは、D/A変換出力の高域成分（例えば71MHz以上の成分）を除去して正弦波信号を生成し波形整形回路41cに出力する。

【0053】

波形整形回路41cは、正弦波信号に対する波形整形処理を行い、図8の（a）、（b）のように、デューティ比50で互いにレベルが反転した周波数 f_d （周期 T_d ）の2相の可変周期パルス P_d 、 P_d' を出力する。

【0054】

なお、ここでは可変周期パルス発生器41が2相の可変周期パルス P_d 、 P_d' を出力する場合について説明するが、単相の可変周期パルス P_d を出力する構成であってもよい。

【0055】

また、上記したDDS41aはD/A変換器を内蔵しているが、市販のDDSとしては、D/A変換器を含まないものや、LPF41b、波形整形回路41cまで含むものがあり、本発明ではそのいずれの形式ものも使用できる。

【0056】

可変周期パルス P_d 、 P_d' の周波数 f_d は、クロック周波数 f_s の $1/2$ 以下の範囲で、

$$f_d = D_f \cdot f_s / 2^L$$

となり、周期 T_d は、クロック周波数 f_s の周期 T_s の2倍以上の範囲で、

$$T_d = T_s \cdot 2^L / D_f$$

となる。

【0057】

ここで、周波数データ D_f の値がAからA+1に1ポイントだけ変化したときの周期 T_d の変化 ΔT （時間分解能）は、次のように表すことができる。

【0058】

$$\Delta T = (T_s \cdot 2^L) \{ 1 / [A(A+1)] \}$$

【0059】

上記式でAが1に比べて十分大きいとき、

$$\Delta T = (T_s \cdot 2^L) (1/A^2)$$

となる。

【0060】

例えば、 $T_s = 5 \text{ ns}$ 、 $2^L = 2^{32}$ を概略値 4×10^9 とし、 $A = 1 \times 10^6$ とすると、

$$\Delta T = 20 / (1 \times 10^{12}) = 0.02 \quad (\text{ns})$$

となる。

【0061】

つまり、周波数データDfが 1×10^6 の近傍での時間分解能は 0.02 ns となる。また、 $A = 10 \times 10^6$ の場合には 0.2 ps となり、これらのデータ設定範囲においては、短パルスの幅(1 ns)に比べて十分小さい時間分解能が得られ、ほぼ連続的に周期を可変できる。

【0062】

この可変周期パルスPd、Pd'は、第1パルス発生回路42および第2パルス発生回路44に出力される。

【0063】

第1パルス発生回路42は、可変周期パルスPd、Pd'を受けるフリップフロップ回路などで構成され、図8の(c)に示すように探索を指示する信号Sが入力されてから可変周期パルスPdのレベルが最初に所定方向(例えば立ち下がり方向)に遷移するタイミングを基準タイミングとし、その基準タイミング(他方の可変周期パルスPd'の立ち上がりタイミング)に同期して、図8の(d)のように、レベルが所定方向(例えば立ち上がり方向)に遷移する第1パルスP1を生成して、固定遅延回路43に出力する。

【0064】

固定遅延回路43は、例えば遅延線で構成され、図8の(e)のように、第1パルスP1に固定の遅延時間Tk(例えば7 ns)を与えて、これを送信トリガ信号Gtとして送信部21に出力する。

【0065】

第2パルス発生回路44は、可変周期パルスPdを受けるフリップフロップ回路などで構成され、図8の(f)のように、第1パルスP1が立ち上がる基準タイミングから、可変周期パルスの周期Tdの1/2の整数倍Nに等しく且つ前記固定の遅延時間Tkより長い時間 $N \cdot Td / 2$ が経過したタイミングにレベルが所定方向(例えば立ち上がり方向)に遷移するパルスを受信トリガ信号Grとして出力する。なお、図8は $N = 1$ の例を示している。

【0066】

したがって、送信トリガ信号Gtの立ち上がりタイミングと、受信トリガ信号Grの立ち上がりタイミングとの時間差Trは、

$$T_r = N \cdot Td / 2 - T_k$$

となる。

【0067】

よって、図8の中央部分に示しているように、可変周期パルスPd、Pd'の周期をTd'のように長くすれば、時間差をTr'のように長くでき、逆に図8の右端部分に示しているように、周期をTd''のように短くすれば、時間差もTr''のように短くすることができる。

【0068】

図9は、 $N = 1$ の場合における周波数データDfと時間差Trとの関係を表す図である。図中の曲線Pは、上記式の $N = 1$ における右辺第1項 $Td / 2$ で、これを周波数データ

として用いて表され、以下のようになる。

【0069】

$$P = T_d / 2 = T_s \cdot 2^{L-1} / D_f$$

【0070】

また、固定遅延の分は $Q = -T_k$ の直線で表され、両者の和を表す曲線 R が最終的な時間差 T_r の変化特性を表している。

【0071】

図9において、曲線 R が表す時間差 T_r は、 $P = T_k$ となる周波数データ $D_f(0)$ で0となり、周波数データ D_f が0に近づくにつれて単調に増加する。

【0072】

ここで、前記したように、固定遅延時間 T_k を 7 ns とすれば、 $P = T_k$ となる周波数 f_d はほぼ 71 MHz （この周波数は LPF41b のカットオフ周波数に対応している）であり、その周波数 f_d を与える周波数データ $D_f(0)$ は $(10/7) \times 10^9$ である。

【0073】

また、前記したように、周波数データ D_f が 1×10^6 より大きい範囲では、周波数データ1ポイント当たりの時間変化は 0.02 ns 以下でほぼ連続と見なせる程度に小さい。また、周波数データ D_f が 1×10^6 のときの周期 T_d はほぼ $20\text{ }\mu\text{s}$ である。

【0074】

したがって、図9で示しているように、周波数データ D_f の $(10/7) \times 10^9 \sim 1 \times 10^6$ の範囲 W で、時間差 T_r を $0 \sim 20\text{ }\mu\text{s}$ の範囲でほぼ連続的に可変することができる。

【0075】

なお、この周波数データ D_f と送受信間の遅延時間 T_r との関係は、制御部52内の図示しないメモリに、計算式や計算結果のテーブルの形で予め記憶されており、制御部52は、探査が必要な距離領域に応じた遅延時間 T_r から周波数データ D_f を求めて可変周期パルス発生器41のDDS41aに与える。

【0076】

可変周期パルス発生器41のDDS41aが出力する信号の周波数は極めて安定であり、しかも、単一の固定遅延しか使用していないので、上記のトリガ信号発生部40によって得られる時間差 T_r の精度も非常に高く、距離分解能が極めて高く、安定なUWB帯の短パルスレーダを実現できる。

【0077】

上記実施形態では、送信タイミングから受信タイミングまでの遅延時間の最小値を0にするために固定遅延回路43を設けていたが、探査範囲のうちごく近距離の領域の探査が不要な場合、固定遅延回路43を省略して、第1パルス発生回路42から出力される第1パルス P_1 を送信トリガパルス G_t として用いることもできる。このように固定遅延回路43を省略すれば、さらに高精度な探査が可能となる。

【図面の簡単な説明】

【0078】

【図1】 本発明の実施形態の構成を示す図

【図2】 実施形態の要部の構成例を示す図

【図3】 実施形態の要部の動作説明図

【図4】 実施形態の要部の構成例を示す図

【図5】 実施形態の要部の動作説明図

【図6】 実施形態の要部の特性を示す図

【図7】 実施形態の要部の構成を示す図

【図8】 実施形態の要部の動作説明図

【図9】 実施形態の周波数データと送受信間の時間差との関係を示す図

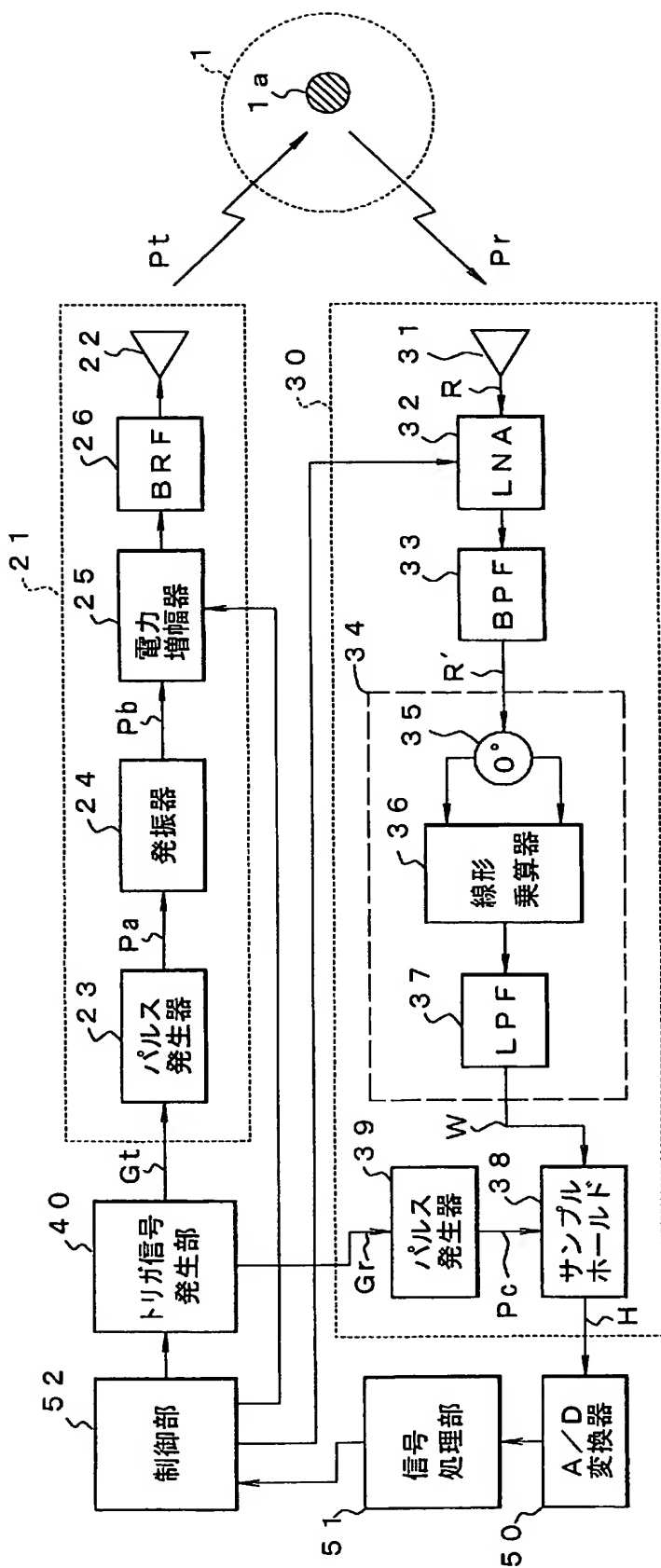
【図10】 パルスレーダの基本構成図

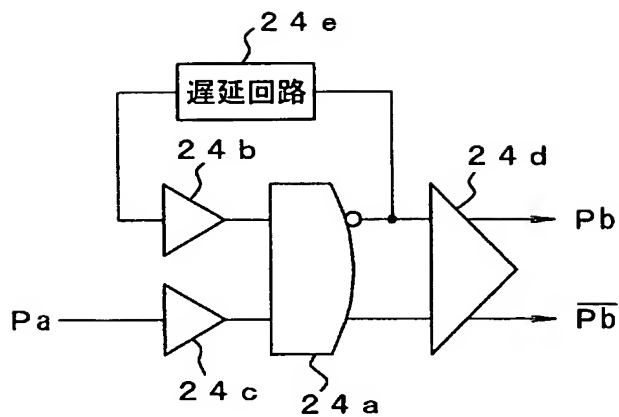
【図 7 の説明】

【0079】

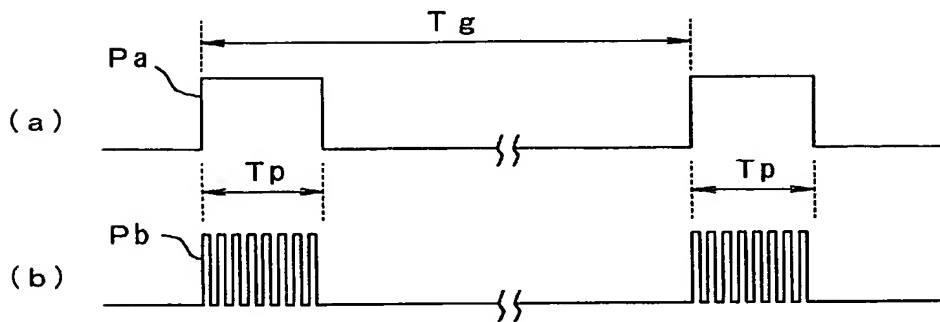
1 ……空間、1 a ……物体、2 0 ……短パルスレーダ、2 1 ……送信部、2 2 ……送信アンテナ、2 3 ……パルス発生器、2 4 ……発振器、2 5 ……電力増幅器、2 6 ……バンドリジエクションフィルタ (B R F)、3 0 ……受信部、3 1 ……受信アンテナ、3 2 ……L N A、3 3 ……バンドパスフィルタ (B P F)、3 4 ……検波回路、3 5 ……分岐回路、3 6 ……線形乗算器、3 7 ……低域通過フィルタ (L P F)、3 8 ……サンプルホールド回路、3 9 ……パルス発生器、4 0 ……トリガ信号発生部、4 1 ……可変周期パルス発生器、4 1 a ……D D S、4 1 b ……L P F、4 1 c ……波形整形回路、4 2 ……第 1 パルス発生回路、4 3 ……固定遅延回路、4 4 ……第 2 パルス発生回路、5 0 ……A / D 変換器、5 1 ……信号処理部、5 2 ……制御部

20

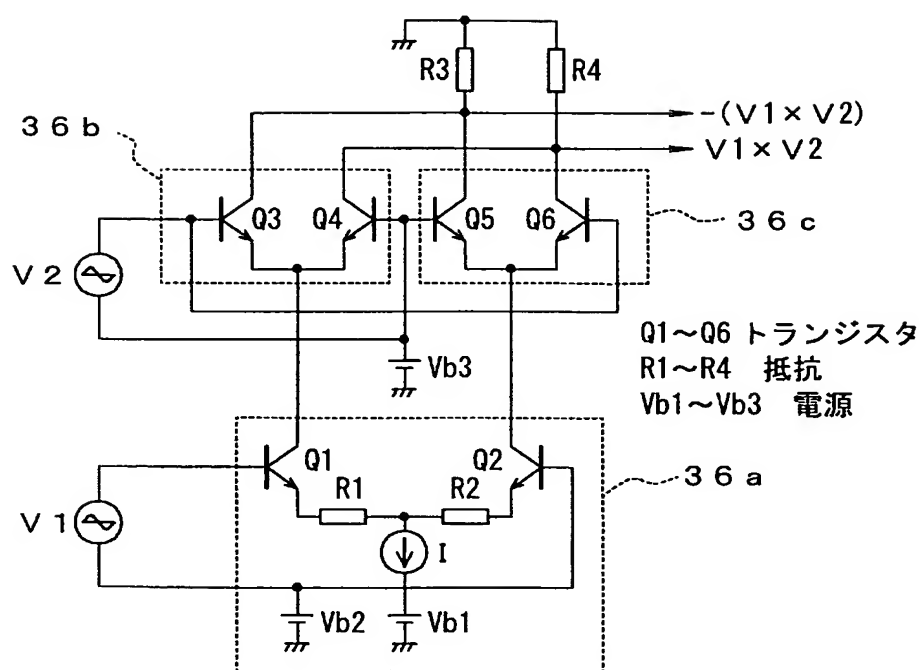




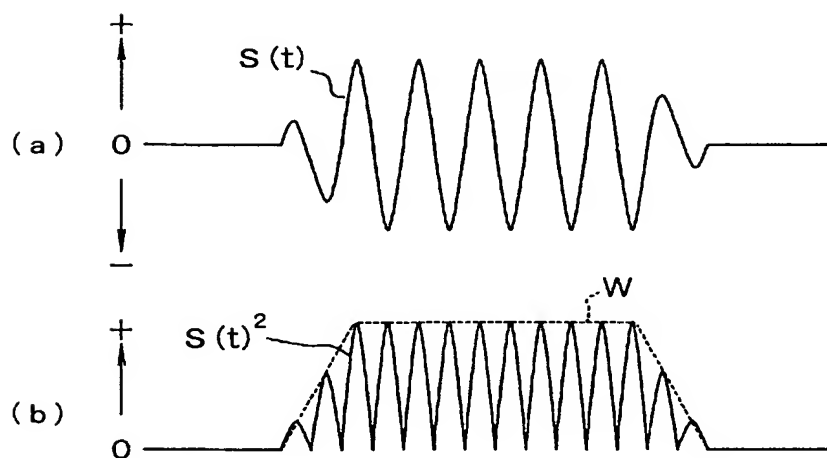
【图 3】



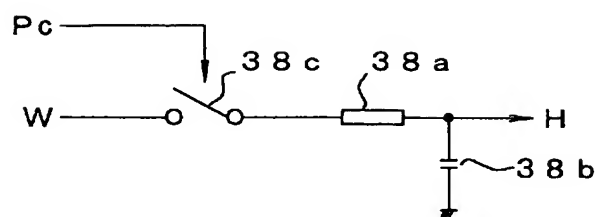
3.6



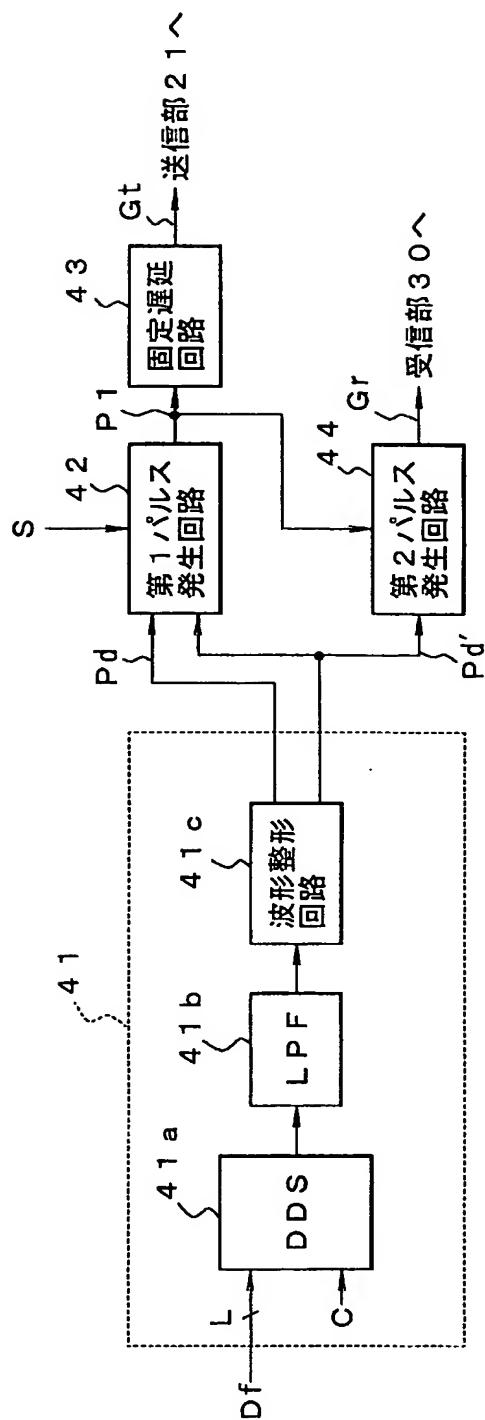
【 図 5 】

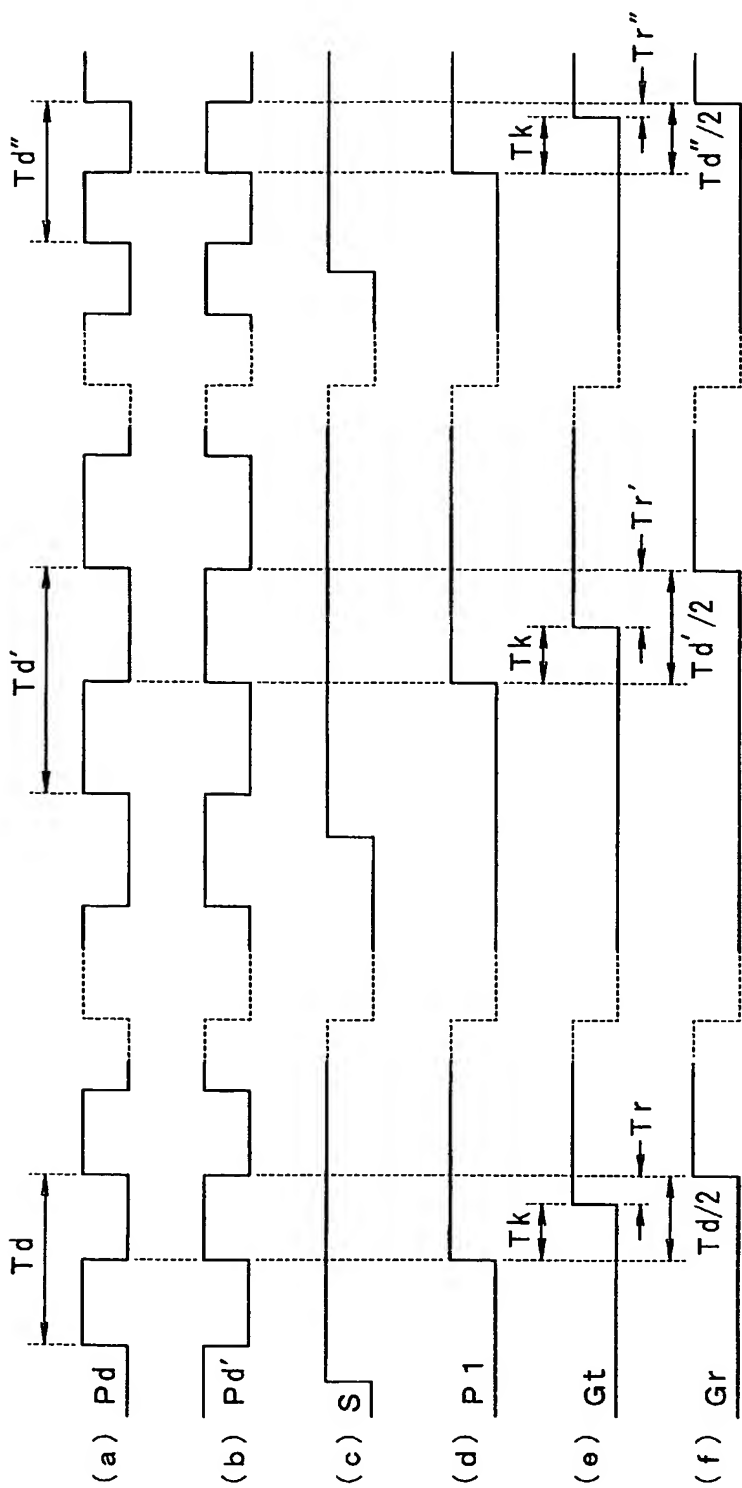


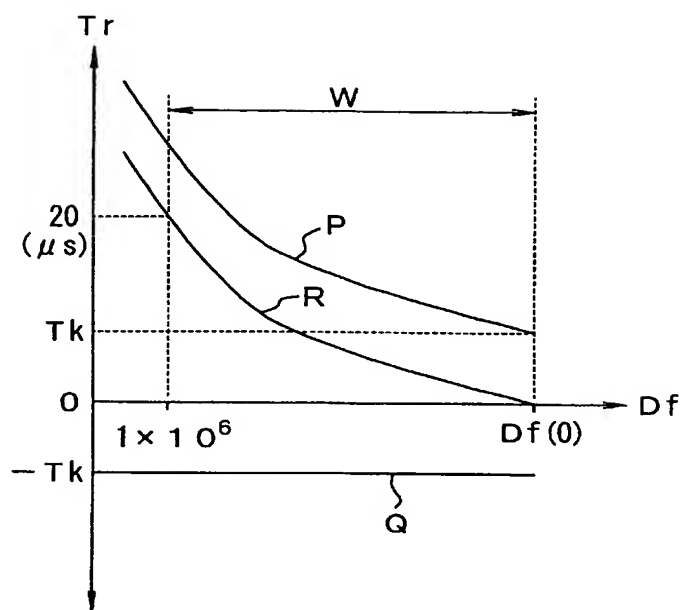
38



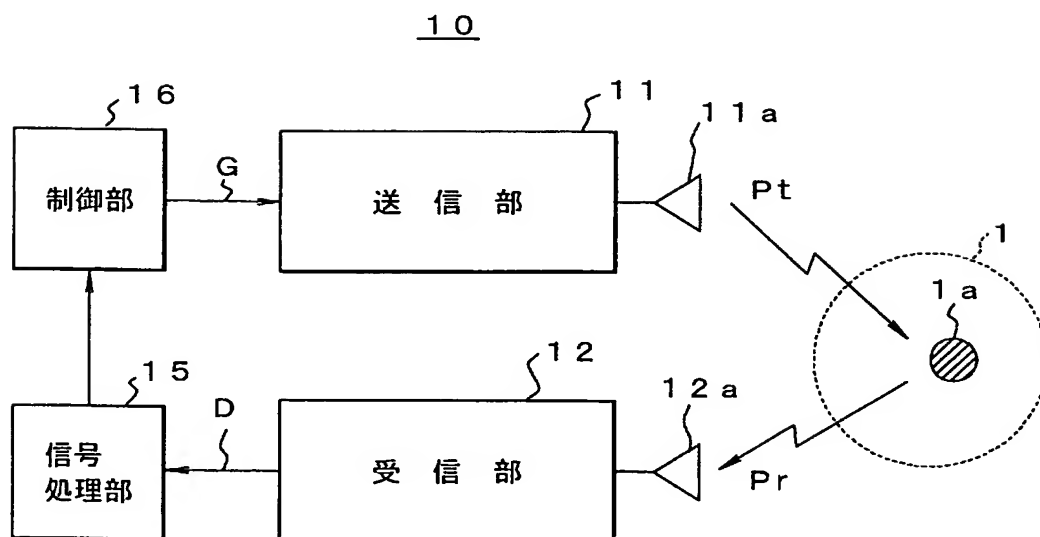
40







【 図 10 】



【要約】

【課題】 簡単な構成、低消費電力で且つ送受信間の遅延時間を高い時間分解能で任意に変えられるようにする。

【解決手段】 トリガ信号発生部40は、DDS41aを含み指定周波数データに応じて周期が変化する可変周期パルスPd、Pd'を発生する可変周期パルス発生器41を有し、その可変周期パルスPd、Pd'のレベル遷移タイミングに基づいて送信部21に対する送信トリガ信号Gtと受信部30に対する受信トリガ信号Grとを生成するように構成されており、DDS41aへの周波数データを可変することにより、送信トリガ信号Gtに対する受信トリガ信号Grの遅延時間を可変できるようにした。

【選択図】 図7

0 0 0 0 0 0 5 7 2

20030627

住所変更

神奈川県厚木市恩名 1 8 0 0 番地

アンリツ株式会社

0 0 0 0 0 5 8 2 1

19900828

新規登録

大阪府門真市大字門真 1 0 0 6 番地

松下電器産業株式会社

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP2005/018662

International filing date: 07 October 2005 (07.10.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-300320
Filing date: 14 October 2004 (14.10.2004)

Date of receipt at the International Bureau: 17 November 2005 (17.11.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.